

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 61049452  
PUBLICATION DATE : 11-03-86

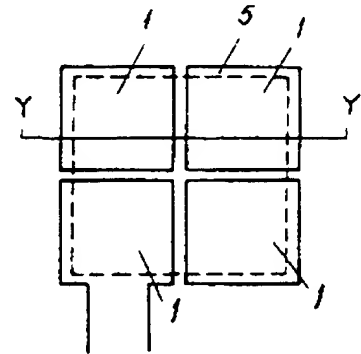
APPLICATION DATE : 17-08-84  
APPLICATION NUMBER : 59171871

APPLICANT : MATSUSHITA ELECTRONICS CORP;

INVENTOR : OKAMOTO TOMIO;

INT.CL. : H01L 23/48

TITLE : SEMICONDUCTOR ELEMENT



ABSTRACT : PURPOSE: To form a sufficiently thick protective film without generating cracks by dividing a bonding pad into the plural.

CONSTITUTION: Al or an Al alloy is used as the principal ingredient. Conductor layers 1 consisting of the alloy, etc. form one electrode sections on four divided surfaces. A continuous contact area between a conductor metal constituting the electrode and an insulating film is quartered approximately by forming the electrode section in such structure. Accordingly, no crack is generated even when the insulating film consisting of SiO<sub>2</sub> or PSG through a CVD method in thickness such as 2.0~2.5μm is grown.

COPYRIGHT: (C)1986,JPO&Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭61-49452

⑪ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)3月11日

H 01 L 23/48

6732-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体素子

⑮ 特 願 昭59-171871

⑯ 出 願 昭59(1984)8月17日

⑰ 発 明 者 岡 本 富 美 夫 門真市大字門真1006番地 松下電子工業株式会社内

⑱ 出 願 人 松下電子工業株式会社 門真市大字門真1006番地

⑲ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

半導体素子

2. 特許請求の範囲

(1) ボンディングパッドを含む配線パターンをなす導体層と、同導体層の一部直上に形成された絶縁膜とを有する半導体素子で、前記ボンディングパッドが複数に分割されていることを特徴とする半導体素子。

(2) ボンディングパッドがその中央付近で交差する2本の溝によって4分割されている特許請求の範囲第1項に記載の半導体素子。

(3) 導体層がAlもしくはAlを主成分とする合金である特許請求の範囲第1項あるいは第2項に記載の半導体素子。

(4) 絶縁膜がSiO<sub>2</sub>, PSG (Phospho silicate glass)から選ばれた特許請求の範囲第1項に記載の半導体素子。

(5) 絶縁膜の厚みが2 μm以上である特許請求の範囲第4項に記載の半導体素子。

3. 発明の詳細な説明

産業上の利用分野

本発明はIC、LSI等の半導体素子に係り、とくにその電極構造に関するものである。

従来例の構成とその問題点

半導体素子は半導体基板表面にトランジスタ、抵抗、ダイオード等の回路要素を形成し、Al等の導体層で相互に配線して所期の回路を形成した後、一度全面に絶縁膜をおおい、ついで絶縁膜の一部を除去してその開口部に導体層の一部を露出させ、後の工程で素子と外部回路もしくはリードとの電気的接続を行なうための素子側電極(ボンディングパッド)とする。

この最上層の絶縁膜は表面保護膜と呼ばれ、以後の工程で不意に加えられた外力から素子を保護したり、外部から水分や不純物が侵入して配線導体を腐食したり、さらに下層の回路要素に到達して機能がそくなわれるのを防止するためのものである。この絶縁膜を成長させる反応方式と材料としては第1に、プラズマ反応を併用したCVD

(P-CVD)法によるシリコン窒化物、 $\text{SiO}_2$ 、PSG (Phospho silicate glass) 等、第2に、CVD法による $\text{SiO}_2$ 、PSGが知られている。

両者を比較すると前者のP-CVD法による膜は膜質が緻密でステップカバレッジ(段差被着性)も良好であり比較的うすい膜でもすぐれた機械的強度と耐湿性を示すが、一般に膜成長速度が小さく、加えて処理がパッチ方式となるため量産性に乏しい。

一方後者のCVD法による $\text{SiO}_2$ またはPSGあるいはこれらを組み合わせた膜は量産性はすぐれているがP-CVD法による膜ほど膜質が緻密ではなくステップカバレッジも劣るため十分な機械的強度と耐湿性を実現するためにはP-CVD法による膜の場合よりも大きな膜厚を必要とする。経験によれば、たとえば、厚さ $0.8 \sim 1.0 \mu\text{m}$ のP-CVD法による膜と同等の耐湿性を得るためには、 $\text{SiO}_2$ とPSGを用いた膜では $1.5 \mu\text{m}$ 以上望ましくは $2.0 \mu\text{m}$ 以上の膜厚が必要であった。

ところがそのような厚い絶縁膜は成長時に下地

との熱膨張係数の差から生じる応力が大きいいため亀裂が入りやすい。特に絶縁膜と大きく異なる熱膨張係数をもつAl等の導体層と接する部分で亀裂が発生しやすく、またその連続接触面積が大きいほど発生しやすい。実際の素子でこのような現象が最も発生しやすいのは通常一辺 $90 \sim 120 \mu\text{m}$ の方形で設けられる素子電極部(ボンディングパッド)である。同部での典型的な亀裂の状態を第1図と第2図(断面図)に示す。Al等である素子電極部1の周縁部で表面絶縁膜2に亀裂が入り、数カ所から周囲に向かっても伝播している。電極部上のほとんど(破線で囲まれた領域)の表面絶縁膜は後工程で除去されるが周囲に伸びた亀裂はそのまま残され、水分や不純物が容易に侵入するため信頼性上の大きな問題となる。以上の理由から従来の構成では十分に厚いCVD法による絶縁膜を設けることが困難であった。

#### 発明の目的

本発明は従来の欠点を解消し、十分厚い表面保護膜を亀裂の発生をともなわずに設けることがで

きる半導体素子を提供することを目的としている。

#### 発明の構成

本発明はボンディングパッドを含む配線パターンをなす導体層とすぐ上に形成された絶縁膜を有する半導体素子で、ボンディングパッドが複数に分割されていることを特徴とする半導体素子であって、これによりボンディングパッドをなす導体と絶縁膜との連続接触面積が小さくなり絶縁膜成長時に絶縁膜に亀裂が入ることが防止できる。

#### 実施例の説明

以下図面を参照しながら本発明の実施例を説明する。第3図および第4図は本発明による半導体素子の電極構造を示す平面図および断面図である。一辺 $40 \sim 60 \mu\text{m}$ の方形のAlもしくはAlを主成分とする合金等の導体層1が4つの分割面でひとつの電極部を形成している。相互の間隔は $5 \sim 15 \mu\text{m}$ が適当である。この構造は従来の電極部を、その中央付近で交差する2本の $5 \sim 15 \mu\text{m}$ 幅の溝で分割したものと同様で、製造工程上は導体配パターン形成用のマスクに若干の変更を加

えることにより容易に実行でき、新たな素子加工工程は何ら必要としない。

電極部をこのような構造にすることにより電極を構成するAl等の導体金属と $\text{SiO}_2$ あるいはPSG等の絶縁膜との連続接触面積は約 $\frac{1}{4}$ となる。これによってたとえば $2.0 \sim 2.5 \mu\text{m}$ の厚みのCVD法による $\text{SiO}_2$ あるいはPSGからなる絶縁膜を成長させても亀裂を生ずることはなかった。

なお溝の部分では表面絶縁膜に開口部を設けた際、下地が露出するが、その面積は電極部全体に比してわずかであり、従来同様にたとえばAuあるいはAlの細線によってボールボンドを実施すれば、第5図に示すような接合がなされ、ほとんどの接合面が細線材料であるAuまたはAlと、電極材料であるAlまたはAl合金との接合となるため電気的、機械的に何ら問題はない。

#### 発明の効果

以上述べたように本発明によれば、CVD法による $\text{SiO}_2$ またはPSG等の絶縁膜を従来よりも厚く設けることが可能となり、量産性にすぐれか

つ高信頼性の半導体素子が実現される。

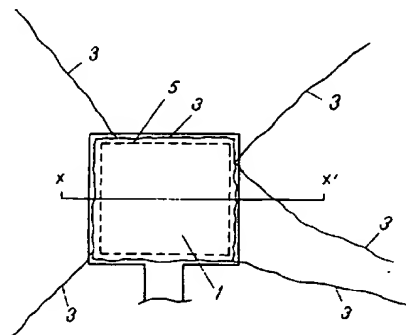
#### 4、図面の簡単な説明

第1図および第2図は従来の半導体素子における電極部と電極部周辺の表面絶縁膜の状態を示す要部平面図と断面図、第3図および第4図は本発明による半導体素子の電極部構造と表面絶縁膜の状態を示す要部平面図および断面図、第5図は本発明による半導体素子の電極部にボールボンドで金属細線を接続した状態を示す要部断面図である。

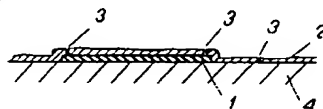
1……素子電極部（ボンディングパッド）、2……表面絶縁膜、3……亀裂、4……下地、5……絶縁膜開口部、6……金属細線端。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

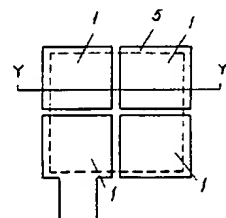
第 1 図



第 2 図



第 3 図



第 4 図



第 5 図

